

界面欠陥密度を低減し、高いチャネル移動度を達成できるSiC半導体素子の製造方法を開発！

ライセンス契約を受けていただき 本発明の実用化を目指していただける企業様を求めます。

高温状況下で、SiC基板の表面をH<sub>2</sub>ガスでエッチングし、SiO<sub>2</sub>膜が形成されたSiC基板をN<sub>2</sub>ガス雰囲気中で熱処理することで、界面欠陥密度を低減し、高いチャネル移動度を達成することができます。

◆背景

SiC基板を用いたMOS型トランジスタ(SiCMOSFET)において、SiO<sub>2</sub>膜とSiC基板との界面における欠陥密度が高く、SiCMOSFETのチャネル移動度の特性が十分に得られないという問題がありました。界面欠陥密度を低減する方法として、SiO<sub>2</sub>膜形成時の雰囲気ガス、Si薄膜の堆積方法、並びに熱処理温度の制御する方法が開示されています。しかし、界面欠陥密度が高く、SiCMOSFETの特性を大きく制限していました。

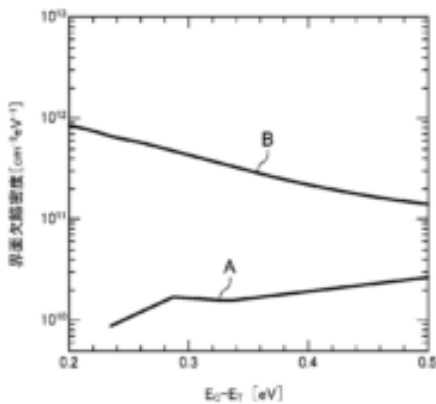
◆発明概要と利点

本発明の製造方法は、SiC結晶が酸化することによって界面欠陥とSiC側の点欠陥が生成することを防ぐために、以下の3つのステップで構成されています。

- (1) SiC基板の表面を1200°C以上の温度でH<sub>2</sub>ガスを用いてエッチングするステップです。
- (2) SiC基板上にSiC基板を酸化させない条件でSiO<sub>2</sub>膜を形成するステップです。
- (3) SiO<sub>2</sub>膜が形成されたSiC基板を1350°C以上の温度でN<sub>2</sub>ガス雰囲気中で熱処理するステップです。3つのステップによって、SiC結晶を酸化しないため、界面欠陥密度が低いSiCMOSFETを製造できます。図2から、SiC基板の表面をH<sub>2</sub>ガスエッチングにより、界面欠陥密度が低減され、図4から、N<sub>2</sub>ガス雰囲気中ではDLTS測定法から欠陥がなく、図7から、H<sub>2</sub>ガスエッチングとN<sub>2</sub>ガス界面窒化処理でSiO<sub>2</sub>膜内にN原子が導入され界面欠陥密度が大幅に低減されています。

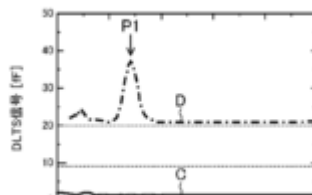
A:H<sub>2</sub>ガスエッチング  
B:H<sub>2</sub>ガスエッチングなし

【図2】

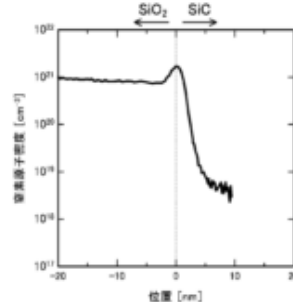


C:N<sub>2</sub>界面窒化処理  
D:NO界面窒化処理

【図4】



【図7】



➢ パワーデバイスの電力損失を低減

界面欠陥密度が低いSiCMOSFETはチャネル移動度が高くなり、チャネル抵抗が減少し、電力損失を低減できます。したがって、システムの電力変換効率を向上させることができます。

◆研究段階

試作にて特性確認済

◆適応分野

- SiC/パワーMOSFET
- 高温動作集積回路
- 高耐压SiC IGBT

◆希望の連携形態

- 実施許諾契約
  - オプション契約 (技術検討のためのF/S)
- ※本発明は京都大学から特許取得済 (特許番号第7412765号) です。

◆お問い合わせ先

株式会社TLO京都

E-mail:

licensing\_ku@tlo-kyoto.co.jp

TEL: 075-753-9150

https://www.tlo-kyoto.co.jp

