

低メモリ・広帯域高分解能リアルタイムFFT回路技術

ライセンス契約を受けていただき 本発明の実用化を目指していただける企業様を求めます

広帯域・高分解能リアルタイムFFTを低メモリで実現するFFT回路技術です 宇宙電波観測向け分光計で実証済みであり、FPGA/ASIC実装に適しています

◆背景

本技術は、宇宙物理分野の電波観測分光計向けに開発された、広帯域・高分解能リアルタイムFFTを従来より低メモリで実現する技術です。宇宙電波観測においては、電波を高分解能かつ高効率にスペクトル解析できる分光計が要求されます。具体的には、数GHzの広帯域を同時に、数十kHzの高い周波数分解能で分光できること、すなわち、分割点数「 1×10^5 」規模の膨大な入力データを処理できるFFT処理が求められます。従来のGPUやFPGAにおけるFFT実装においては、広帯域化・高分解能化に伴い回転因子メモリ量が急増し、FPGAリソースが不足することや消費電力が増大することが課題でした。

◆発明概要と利点

本発明者らは、回転因子の指数法則に着目し最小限のメモリと演算回路で実装できる回転演算回路を考案しました。さらに、回転因子テーブルを効率的に利用する独自構成を組み合わせた新規FFT回路を開発し、FPGAに実装しました。これにより、従来手法に比べ大幅にメモリを削減しつつ、乗算回数の増加を最小限に抑制し、低メモリ・広帯域高分解能リアルタイムFFT処理を実現しました。

➢ メモリ低減により、低消費電力・小規模回路化に寄与

- 回転演算向けメモリを従来比1/8-1/16に削減
- FFT回路全体で、従来手法と比べ、乗算回数の増加を10%に抑制しつつ、メモリを20-40%削減

➢ 広帯域・高分解能FFTをリアルタイム処理

本FFTアルゴリズム搭載「dSpec」分光計実証スペック

- ✓ FFTサイズ： $N = 2^{17 \sim 18}$
- ✓ 12ビット幅入力
- ✓ 帯域幅4GHz、分解能31.25 kHz
- ✓ デッドタイムなし連続分光に対応

◆開発段階

- 広帯域分光計「dSpec」へ搭載・運用中
- 次世代版開発進行中
- TRL 5-6

◆適応分野

- 分光計、電波天文観測
- 電磁波ノイズ診断・EMC
- 超伝導量子コンピュータ向け高速信号解析
- OpenRAN/5G基地局向け広帯域信号処理
- FPGA/ASIC向け

◆発表状況

- 第14回測定器開発優秀修士論文賞受賞・日本物理学会
- 第30回 ICEPPシンポジウム(2024.2)

◆知的財産

特許出願済
出願人：京都大学

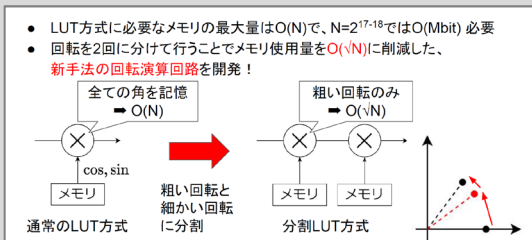
◆希望の連携形態

- 実施許諾契約（非独占）
- 共同開発契約（非独占）

◆お問い合わせ先

京都大学産学連携担当
株式会社TLO京都

〒606-8501
京都市左京区吉田本町
京都大学国際科学イノベーション棟3F
(075)753-9150
licensing_ku@tlo-kyoto.co.jp



◀図1.FFT回路設計におけるメモリ使用量削減方式

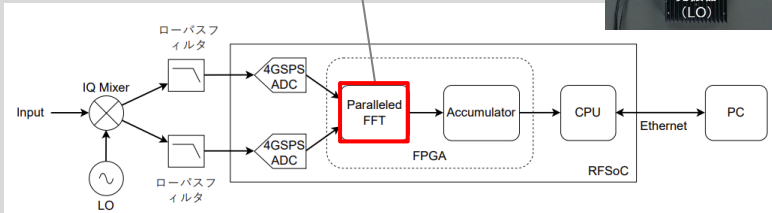


図2. 本発明FFTの実装例：広帯域分光計「dSpec」